

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 02-262869
(43) Date of publication of application : 25.10.1990

(51) Int.Cl. H02M 7/48
H02J 3/38

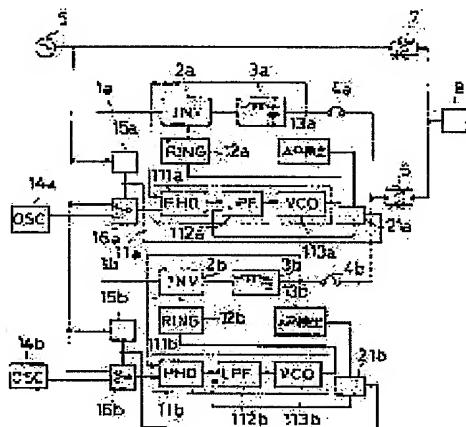
(21) Application number : 01-039814 (71) Applicant : TOSHIBA CORP
(22) Date of filing : 20.02.1989 (72) Inventor : MIYAZAWA YOSHIAKI

(54) PARALLEL RUNNING CONTROLLER FOR INVERTER

(57) Abstract:

PURPOSE: To prevent a drift current at the time of switching by performing parallel running, synchronized by a PLL circuit, of an inverter selecting its common frequency reference, when it generates abnormality, to a different frequency reference and correcting a deviation of effective power in an output of each inverter.

CONSTITUTION: A circuit for inverting DC power sources 1a, 1b, not shown, by inverters 2a, 2b is provided in parallel to a commercial power source 5, and an uninterruptible power source is constituted of selector switches 6, 7. Normally synchronizing with a phase of frequency of the commercial power source 5 by synchronizers 16a, 16b, the inverters 2a, 2b are controlled in their phase and output by PLL circuits 11a, 11b. When the commercial power source 5 is detected for its abnormality by detectors 15a, 15b, the power source is switched to oscillators 14a, 14b controlling the inverters 2a, 2b by the PLL circuits 11a, 11b. A deviation of effective power, obtained by detector circuits 13a, 13b, and an output of phase correcting circuits 21a, 21b, switching a gain in accordance with a degree of power source abnormality, are fed back to LPF11a, 11b of the PLL circuits 11a, 11b. Thus, stable running is performed by preventing a drift current when the power source is switched.



Supplementary Explanation by the Applicant

This reference concerns withdrawn claims 28 to 34.

The Examiner says "The reference discloses that a synchronizer synchronizes outputs of a plurality of power sources." in the Notification of Examiner's Reasons of Rejection,

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

平2-262869

⑬ Int. Cl.

H 02 M 7/48
H 02 J 3/38

識別記号

厅内整理番号

D 8730-5H
N 8729-5G

⑭ 公開 平成2年(1990)10月25日

審査請求 未請求 請求項の数 1 (全5頁)

⑮ 発明の名称 インバータの並列運転制御装置

⑯ 特 願 平1-39814

⑰ 出 願 平1(1989)2月20日

⑱ 発明者 宮沢 芳明 東京都府中市東芝町1番地 株式会社東芝府中工場内

⑲ 出願人 株式会社 東芝 神奈川県川崎市幸区堀川町72番地

⑳ 代理人 弁理士 鈴江 武彦 外3名

明細書

1. 発明の名称

インバータの並列運転制御装置

2. 特許請求の範囲

並列運転される複数台のインバータの出力位相を商用電源等の共通の第1の周波数基準信号の位相、または個別に設けられた発振器より出力される第2の周波数基準信号の位相の一方に同期するよう制御するフェーズロックループ回路 (PLL回路) を備えたインバータの並列運転制御装置において、前記第1の周波数基準信号の異常時に前記PLL回路の位相基準を前記第2の周波数基準信号に切換える位相基準切換手段と、予め各位相基準にそれぞれ対応するゲインが得られるように設定され前記PLL回路に各インバータの出力相互間の有効電力偏差を補正するための位相補正信号を与える位相補正回路と、前記位相基準切換手段の切換状態に応じて前記位相補正回路のゲインがその時の位相基準に対応するゲインとなるよう切換えるゲイン切換手段とを設けたこ

とを特徴とするインバータの並列運転制御装置。

3. 発明の詳細な説明

【発明の目的】

(産業上の利用分野)

本発明は複数台のインバータを商用電源等の共通の周波数基準信号、あるいは個別に設けられた発振器の出力信号の一方に同期させて並列運転を行なうインバータの並列運転制御装置に関する。

(従来の技術)

インバータを用いた無停電電源システムでは、その信頼性を向上させる目的で、複数台のインバータを並列運転するシステムとすることが多い。また、このような並列運転インバータの出力と直送商用電源とを切換スイッチにて結合し、万一この並列運転インバータにシステムダウンが生じた場合、あるいはインバータシステム全体を保守点検する場合には、この切換スイッチを無瞬断で直送商用電源へ切換えて負荷へ連続供給するようにして電源システムとしての信頼性を更に向上させる方式も広く用いられている。このようなシス

ムにあっては、各インバータの出力位相が互いに一致しているとともに、インバータの出力位相は直送商用電源の位相にも一致していることが必要である。

第3図は従来のこの種のインバータの並列運転制御装置を示すブロック図である。同図において、1号機と2号機は添字a, bを付して区別している。1a, 1bは直流母線であり、これには図示していない交流を直流に変換する整流器または蓄電池あるいはこれら両者を併用して得られる直流電圧が供給されている。2a, 2bはこの直流母線の電圧を交流に変換するインバータ、3a, 3bはインバータ出力を正弦波に波形改善するための交流フィルタ、4a, 4bは各インバータの並列投入あるいは解列を行なうためのシャーナー、5は直送商用電源、6, 7はインバータと直送商用電源との切換を無瞬断で行なうための静止形の切換スイッチ(半導体スイッチ)、8は負荷である。

一方、制御装置は位相差検出器(PHD)

とき各インバータの出力の有効電力偏差をPLL回路に帰還して偏差を補正する構成の詳細動作については特許第1215332号「インバータの並列運転装置」に示されている。すなわち、各インバータの制御回路動作の不揃い、主回路インビーダンスの不揃い等によって生ずる有効電力の分担の偏差をローパスフィルタ112a, 112bに与えてその偏差が零となるように電圧制御発振器113a, 113bの出力周波数、つまり位相を自動制御するものである。

ところで、上述した位相補正回路17a, 17bのゲインをkとすると、PLL回路11a, 11bに与える位相補正信号は、 $k \cdot \Delta P$ (ΔP は有効電力偏差検出回路13a, 13bの出力)となるが、ゲインkはPLL回路11a, 11bの位相基準として発振器14a, 14bが選択された状態でもインバータ2a, 2bの出力位相を一致させる得る値に選定しなければならない。

すなわち、直送商用電源5が位相基準である場合は、位相補正回路17a, 17bによる補正量

111a, 111b、ローパスフィルタ(LLPF)112a, 112b、電圧制御発振器(VCO)113a, 113bから成るPLL回路11a, 11bと、該PLL回路11a, 11bの出力を分周して各インバータのゲートパルスを発生するリングカウンタ12a, 12bと、各インバータが供給する有効電力の偏差を補正するための信号をPLL回路11a, 11bのローパスフィルタ112a, 112bに与える有効電力偏差(ΔP)検出回路13a, 13bおよび位相補正回路17a, 17bと、直送商用電源5の異常を検出する直送商用電源回路15a, 15bと、直送商用電源の異常の際にPLL回路11a, 11bの位相基準として直送商用電源5より発振器14a, 14bに切換える位相基準切換スイッチ16a, 16bとで構成される。

なお、実際にはインバータを並列運転するための制御としては、無効電力の偏差を補正するための電圧制御も必要であるが、ここでは省略する。

PLL回路は公知の技術であり、また上述のご

としては制御回路の部品特性のばらつき、調整エラー等のわずかなずれ分を補正すればよいので、kは比較的小さくてもよいが、発振器14a, 14bが位相基準である場合は、各発振器14a, 14bの出力周波数自体が各々一致せず、時々刻々と互いの位相差が変化するため、位相補正回路17a, 17bのゲインkをかなり高くとって位相補正を充分にする必要がある。

(発明が解決しようとする課題)

しかしながら、位相補正回路17a, 17bのゲインkを高くとると ΔP 検出回路13a, 13bおよび位相補正回路17a, 17bに含まれるオフセット量 e_0 も増幅されて、 $k(\Delta P + e_0)$ となるので、直送商用電源5を位相基準とした場合には、増幅されたオフセット量により、直送商用電源5に対し位相ずれが大きくなるという問題があった。したがって、インバータ2a, 2bの並列運転そのものには支障をきたさないが、切換スイッチ6, 7によるインバータ2a, 2bの出力と直送商用電源5との無瞬断切換時において

て、位相差による横流が発生してしまう。

例えば、位相補正回路17a, 17bの出力レベルを、5V/180°とした場合、増幅されたオフセット $k \cdot e_0$ が0.1Vあると、3.6°位相がずれることになる。

本発明は商用電源等の共通の周波数基準信号を位相基準とした場合でも位相基準に対する大きな位相ずれを生ずることがなく、また個別に設けられた発振器出力を位相基準とした場合でも各インバータの出力位相が一致し、横流が発生することなく安定に動作させることができるインバータの並列運転制御装置を提供することを目的とする。

【発明の構成】

（課題を解決するための手段）

本発明は上記の目的を達成するため、並列運転される複数台のインバータの出力位相を商用電源等の共通の第1の周波数基準信号の位相、または個別に設けられた発振器より出力される第2の周波数基準信号の位相の一方に同期するように制御するフェーズロックループ回路（PLL回路）

されたゲインとなるように位相補正回路のゲインが切換られるので、各位相基準による制御モードにおいて必要とされる制御特性を満たすことが可能となり、インバータ間の有効電力偏差あるいは横流を抑えることができる。

（実施例）

以下本発明の一実施例を第1図を参照して説明する。

第1図において、第3図と同一部品には同一符号を付してその説明を省略し、ここでは異なる点についてのみ述べる。即ち、本実施例においては第1図に示すように各インバータ2a, 2bの出力の有効電力偏差をPLL回路11a, 11bに帰還する帰還回路に、直送商用監視回路15a, 15bから位相基準切換スイッチ16a, 16bに入力される位相基準切換信号に応じてゲインが切換られる位相補正回路21a, 21bを設ける構成としたものである。

この位相補正回路21a, 21bは第2図にその詳細を示すように、演算増幅器210の入力側

を経えたインバータの並列運転制御装置において、前記第1の周波数基準信号の異常時に前記PLL回路の位相基準を前記第2の周波数基準信号に切換える位相基準切換手段と、予め各位相基準にそれぞれ対応するゲインが得られるよう設定された前記PLL回路に各インバータの出力相互間の有効電力偏差を補正するための位相補正信号を与える位相補正回路と、前記位相基準切換手段の切換状態に応じて前記位相補正回路のゲインがその時の位相基準に対応するゲインとなるように切換えるゲイン切換手段とを設けたものである。

（作用）

このような構成のインバータの並列運転制御装置にあっては、PLL回路の位相基準が切換られるとその切換状態に応じて位相補正回路のゲインがその時の位相基準に対応するゲインとなるように切換えられるので、つまり共通の第1の周波数基準信号を位相基準とする場合は低目に設定されたゲインに、また個別に設けられた第2の周波数基準信号を位相基準とする場合には高目に設定

に抵抗値 R_1 の入力抵抗 211 を接続し、また演算増幅器 210 の入出力端子間に抵抗値 R_2 の抵抗 212 と積分用のコンデンサ 215 とを直列接続すると共にこれに並列に抵抗値 R_3 の抵抗 213 、抵抗値 R_4 の抵抗 214 および直送商用電源の出力を位相基準とした場合のみオンするアナログスイッチ 216 の直列回路をそれぞれ接続する構成としてある。

次に上記のように構成されたインバータの並列運転制御装置の作用について述べる。

第2図において、位相補正回路 $21a$, $21b$ の定常ゲイン k として、アナログスイッチ 216 がオフの状態では $k = k_1 = R_3 / R_1$ 、アナログスイッチ 216 がオンの状態では $k = k_2 = R_3 + R_4 / R_1 (R_3 + R_4)$ と低下するようになっている。

例えば $k_1 = 10k_2$ となるように定数を選定すれば、直送商用電源5がPLL回路 $11a$, $11b$ の位相基準である場合の位相補正回路 $21a$, $21b$ のゲインは、発振器 $14a$,

14bが位相基準である場合に対して1/10になり、位相補正回路21a, 21bの出力に現われるオフセット量も1/10となり、直送商用電源5に対する位相ずれも大きくなる。

すなわち、ゲイン k_1 と k_2 を最適な値に選定することにより直送商用電源5を位相基準とした場合には直送商用電源5に対する位相ずれを最小にし、発振器14a, 14bを位相基準とした場合には並列制御系全体のゲインを上げて各インバータの出力位相が一致するように制御することができる。

このように本実施例では、PLL回路11a, 11bの位相基準が直送商用電源5の周波数基準信号であるか、個別に設けられた発振器14a, 14bの周波数基準信号であるかによって位相補正回路の21a, 21bのゲインがアナログスイッチ216のオン、オフに応じて変わるので、各モードにおいて必要とされる制御特性が得られ、インバータ2a, 2bと直送商用電源5との無瞬断切換時の位相差により横流が生ずるという問題

を解消することができる。

なお、上記実施例では2台のインバータを並列運転する場合の制御について述べたが、インバータの運転台数としては3台以上であっても前述同様の効果を得ることができることは勿論である。

【発明の効果】

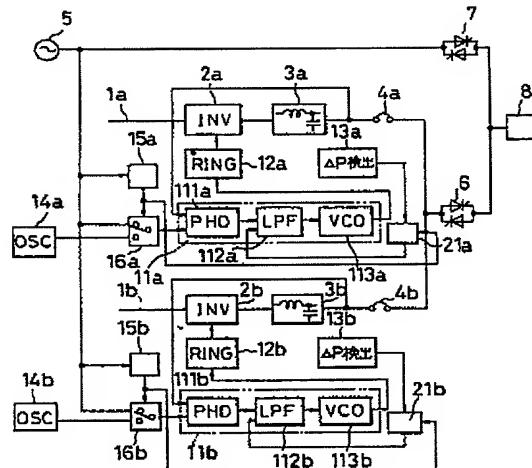
以上述べたように本発明によれば、商用電源等の共通の周波数基準信号を位相基準とした場合でも位相基準に対する大きな位相ずれを生ずることがなく、また個別に設けられた発振器出力を位相基準とした場合でも各インバータの出力位相が一致し、横流が発生することなく安定に動作させることができるので、インバータの並列運転制御装置を提供することができる。

4. 図面の簡単な説明

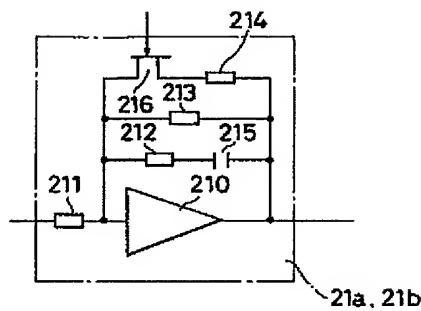
第1図は本発明の一実施例を示すブロック図、第2図は同実施例における位相補正回路の具体例を示す回路構成図、第3図は従来のインバータの並列運転制御装置の構成例を示すブロック図である。

1a, 1b…直流母線、2a, 2b…インバータ、3a, 3b…交流フィルタ、4a, 4b…しり断器、5…直送商用電源、6, 7…切換スイッチ、8…負荷、11a, 11b…PLL回路、12a, 12b…リングカウンタ、13a, 13b…△P検出回路、14a, 14b…発振器、15a, 15b…直送商用監視回路、16a, 16b…位相基準切換スイッチ。

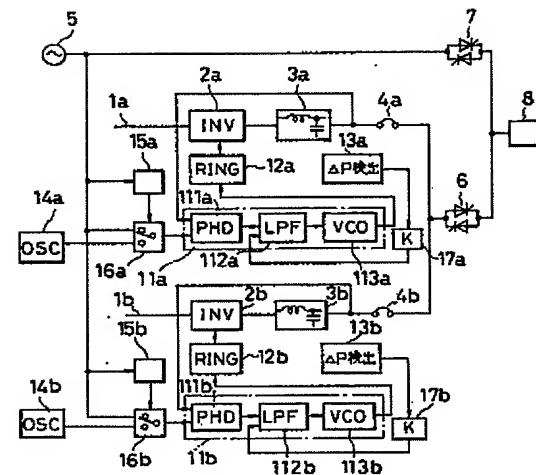
出願人代理人 弁理士 鈴江武彦



第1図



第 2 図



第 3 図